



**KSTAR**

**EC6 FC (Fast-Control) 성능 개선 및 안정화  
기술시방서**

**2022. 11. 03**

**전류구동연구팀**

**김 성 국**



# 목 차

I. 개요.....	1
1. 기술시방서 요약 .....	2
2. 적용문서 .....	4
3. 용어 및 약어 .....	4
II. 기술부문.....	6
1. 업무범위 및 적용 기준 .....	6
(1) 개발 및 조건.....	6
(2) 공급범위 (설계 문서 및 납품 품목) .....	6
2. 설계 .....	7
(1) 시스템 구성 .....	7
(2) 하드웨어 구성 .....	8
(3) FPGA 설계 .....	9
(4) S/W 설계 .....	19
3. 제작 수행 계획.....	25
(1) 제작 요건.....	25
4. 검사 및 성능 시험 사양 .....	27
5. 시험 및 검사 .....	28
(1) 적용범위 .....	28
(2) 용어의 정의 .....	28
(3) 계약자 자체 품질검사 요건 .....	29
(4) 품질검사계획 (Quality plan) 제출 요건.....	30
(5) KFE의 품질검사 요건 .....	31
6. 제출문서 .....	32
(1) 적용범위 .....	32

(2) 용어의 정의 .....	32
(3) 일반 요건 .....	33
(4) 서류 및 도면의 제출 .....	34
(5) 기록매체 제작 및 검사 요건 .....	35
(6) 품질증빙서류 .....	36
7. 품질요건 .....	36
8. 기타 .....	37

## I. 개요

---

본 건은 한국핵융합에너지연구원(이하 KFE)에서 운영 중인 차세대 초전도 핵융합 연구장치(이하 KSTAR)의 ECH 자이로트론 운전을 위한 EC6 통합 제어 시스템(ECICS)의 일부인 ECFC의 성능 개선과 안정화를 위한 과업지시서이다.

KSTAR EC 시스템에서 ECICS는 단일 1MW급 자이로트론의 시험 및 운전을 위한 원격 제어 시스템으로서의 모든기능을 갖는 제어기이다. ECICS는 다이오드 타입의 자이로트론 운전을 구체적 목적으로 개발되나, 소프트웨어 수정만으로 1MW급의 타 발진기 또는 증폭기 (LHCD 및 HCD 클라이스트론)의 제어 시스템으로 활용될 수 있는 범용성을 갖도록 제작된 제어기이다.

기존 통합제어시스템(ECICS)을 구성하는 서브 시스템 중 빠른 제어를 담당하는 ECFC의 성능 개선 및 안정화가 목적이다. 기존 통합제어시스템의 ADC, DAC, EPICS 기반 기술에 대해 잘 이해하고 있어야 하며 뿐만 아니라 고전압전원장치와 EC 시스템 전체를 잘 이해하고 있어야 한다. 그리고 기존의 통합제어시스템 및 고전압전원장치 그리고 EC 시스템과 호환이 가능하여야 한다.

본 사업 진행 시 수반되는 부가적인 요구사항이 발생할 경우 KFE와 충분한 협의 및 동의 하에 추진하도록 한다.

## 1. 기술시방서 요약

### ● FCFC 의 FPGA 코딩 설계

ECFC 는 Xilinx 사의 Zynq 계열의 IC 를 사용하여 mTCA 규격의 Board 로 제작되었으며 EC 에 필요한 전용 IO Board 를 RTM 으로 제작하여 KSTAR EC 시스템에 적용되어 있다. ECFC 시스템에서 HW 는 그대로 사용하고 FC 의 FPGA Logic 만 수정하여야 한다. FPGA 를 위한 코딩 설계는 기존의 모든 동작을 만족시킬 수 있어야 하며, 자이로트론을 보호하기 위하여 고속의 데이터 처리 및 fault 를 인식하는 로직을 FPGA 를 이용하여 구현하여야 한다. 또한 Shot data 를 저장하는 경로를 FPGA 내부 ARM core 에서 DMA 로 읽어서 Network(TCP)를 통해서 IOC 에 전달 받아 저장하는 경로로 수정을 한다. 이로 인해 DMA 를 사용할 때 동적 할당 메모리 대신 선점형 메모리 구조로 연속적인 운전에 따른 메모리 부족 또는 메모리 할당 오류를 우회 하도록 구현하여야 한다. 16ch 의 고속의 ADC 에서 읽은 값을 주어진 조건의 연산을 하고 그 결과를 8ch 의 DO 를 이용하여 출력하는 형태로 동작하여야 한다. 운전 파라미터 전송 지연을 최소화 하기 위해 FC 동작에 관련된 파라미터 처리에는 Zynq 내부의 Programmable Logic(PL)에서만 동작하도록 한다. Zynq 내부의 Process System(PS)는 FC 동작에는 관여하지 않고 상태 모니터링과 DAQ 만 담당하여 latency 를 최소화 하도록 한다. KFE 에 충족하는 Timing System 을 적용하여야 하며 향후 연구소의 다양한 요구사항들에 대한 대처가 가능하여야 한다. 또한, 구현된 로직은 유지보수 또는 수정 사항을 반영하기 용이한 형태로 IP 화 하여 구현한다.

### ● DI/DO 채널 확장

기존 시스템에서 IO 부족으로 인해 DI/DO 채널을 ADC/DAC 를 이용하여 구현한 문제점을 해결할 수 있도록 한다. 즉, 전용 IO Board 를 제작하여 Digital 광 송/수신을 별도의 보드로 하지 않고 바로 연결 가능하도록 구현하여야 한다.

### ● Fault 분석 및 Retrigger 로직

Fault 는 아래 본문에서 리스트로 정리한 모든 항목에 대해 검출 가능하도록 로직을 설계하여야 하며, 추후 유지보수 및 수정을 위해 최대한 표준화 된 로직을 사용하여야 한다. 즉, 최대한 범용으로 사용가능하도록 IP 화 하여 구현하여 관련 전문가가 쉽게 접근할 수 있도록 하여야 한다. Fault 에 의해서 운전이 멈춘 경우에도 Re-trig 옵션을 통해서 일정 시간(설정값) 쉼 이후에 해당 Fault 를 자동으로 Clear 해서 다시 운전을 시도하는 기능이다. Re-trig 기능 enable/disable 설정이 가능하도록 하며 횟수와 시간도 운전자가 설정 가능하도록 한다. Re-trig

설정 시 다시 운전이 시작될 때는 다시 운전이 시작될 때의 원래 시나리오 대로 출력이 나가야 한다. Re-trig 도 시도 횟수를 설정하고 이 횟수 이상의 같은 Fault 가 계속 발생하면 최종 적으로 운전을 멈춘다.

- **PCIe 통신**

기존시스템에서는 오로라링크를 이용하였는데 사용시간 누적에 따른 자연발생으로 PCIe 통신을 적용하여야 한다. 이를 이용하여 기존의 기능들을 구현하여야 하며, PCIe 드라이버에서 DMA 와 Control 을 동시에 처리하도록 하여야 한다.

- **데이터 처리**

모든 상태 모니터링은 ECIOC 로 전달되어 양식에 맞게 저장된다. 뿐만 아니라 FC 의 ARM core 를 통해 TCP 로 전송되는 데이터를 전송받아 샘플링율에 맞도록 변환해서 저장하는 기능을 구현하여야 한다. FC 의 입/출력과 FC 내부 신호 역시 같이 전송받아 저장하고 추후 장치 모니터링으로 활용할 수 있도록 한다. 저장 양식 및 포맷은 KFE 담당자와 협의하도록 한다.

## 2. 적용문서

적용 문서는 특별한 언급이 없는 한 제시된 범위(내용) 내에서만 적용한다. 참고된 문서들과 본문 내용이 서로 상충될 경우 본문을 우선하여 따르며, 관련 규격들의 개정상태가 명시되지 않은 경우 최신판을 적용한다.

- EC4-7 을 위한 EC 통합 제어계(ECICS)개발 제작 및 시험
- 규격서
- 과업지시서

## 3. 용어 및 약어

- CCC (Central Control System): KSTAR 장치 전체의 운전 감시 및 플라즈마 discharge control 을 위한 sequence 운전을 담당하는 주제어 시스템
- TSS (Time Synchronization System): KSTAR 동기운전을 위하여 운전 시나리오에 따라 trigger 신호 및 GPS 기준 시간 등을 제공하는 시스템이며 타이밍 시스템으로도 표기
- CTU (Central Timing Unit): KSTAR 동기 운전을 위한 TSS 의 구성품으로 운전 동기 정보 및 기준시간 정보 등을 제공하는 중앙 타이밍 보드
- ECFC (EC Fast Controller)
- EC-IOC (EC epics Input-Output Controller)
- EPICS (Experimental Physics and Industrial Control System): 대형 실험 장치 프로젝트의 제어시스템으로 널리 사용되는 네트워크 기반 분산 제어시스템의 미들웨어로써 KSTAR 의 제어계통 개발에 채택하여 사용.
- ETOS (Ethernet TO Serial)
- ECSS (EC Serial Server)
- HATRX (High speed Analog signal Transceiver/Receiver)
- LTU (Local Timing Unit): CTU 에서 오는 운전 동기 정보 및 기준 시간 정보를 수신하여 대상 지역 장치에 필요한 trigger 신호 및 clock 신호를 발생하는 지역 타이밍 보드
- PCS (Plasma Control System): KSTAR 토카막 내에 플라즈마를 제어하기 위한 시스템
- PLC (Programmable Logic Controller): 프로그램 가능 논리제어장치
- SDN (Synchronous Databus Network): UDP multicasting 기반의 ITER CODAC 실시간 네트워크 프로토콜
- TAC-Engine (Tools for Advanced Control Engine): ITER 에서 개발된 Real-Time Framework 개념을 지원하는 모델 기반 실시간 제어 어플리케이션 구동 엔진



- TCN (Time Communication Network): ITER 에서 개발된 기준 시간 분배 및 시간 동기화 이더넷 네트워크
- DAQ (Data Acquisition): 데이터 수집장치
- HPS (Heater Power Supply)
- CPS (Cathode Power Supply)
- BPS (Body Power Supply)
- GPS (Gun Power Supply)
- SCM (Super Conductive Magnetic)
- SCMPS (Super Conductive Magnetic Power Supply)
- CCPS (Collect Coil Power Supply)
- PLC (Programmable Logic Controller)

## II. 기술부문

---

### 1. 업무범위 및 적용 기준

#### (1) 개발 및 조건

- FPGA 코딩 설계
- EC6 통합제어시스템의 일부(ECFC 및 PCIe)를 성능개선 및 안정화
- 고전압전원장치를 포함한 EC 시스템 통합제어 및 EC 서브시스템 동작 구현 시험
- 기존의 모든 통합제어시스템 기능 동일하게 구현

#### (2) 공급범위 (설계 문서 및 납품 품목)

- FPGA 설계도 및 자료
- PCIe device driver 의 소스코드
- 사용자 매뉴얼
- 최종 설계 보고서
- 개발품
  - FPGA firmware(source code, BIT file)
  - Software(source code)



## (2) 하드웨어 구성

ECICS 의 모든 하드웨어는 19inch Rack 에 설치 할 수 있는 형상으로 설치되어 있다. 기능별로 분류하면 ECIOC, ECRT, ECFC, Analog 신호를 원거리 전송하는 용도의 DRAFC-623/624, Power Supply 를 제어하기 위한 Serial Server, 저속의 시스템 제어용 PLC 로 구성된다. **ECFC 는 Xilinx 사의 Zynq 계열의 IC 를 사용하여 KFE 의 요구사항에 의거하여 개발되어 있으며, mTCA 규격의 Board 로 제작되었으며 EC 에 필요한 전용 IO Board 를 RTM 으로 제작되어 EC4-5 시스템에 적용되어 있다. 하지만 IO 부족으로 인해 DI/DO채널을 ADC/DAC를 이용하여 구현한 문제점을 해결할 수 있도록 한다. 즉, 전용 IO Board 를 제작하여 Digital 광 송/수신을 별도의 보드로 하지 않고 바로 연결 가능하도록 구현하여야 한다. 개발된 mTCA 규격 보드에 장착된 FPGA 를 위한 코딩 설계를 하여야 한다.** ECFC 는 통합제어시스템의 일부 서브 시스템으로 기존의 다른 기능들은 모두 정상적으로 동작하고 구조도 유지를 하여야 한다. 따라서, 기존 EC 시스템에 대해 잘 이해하고 있어야 하며 아래는 본 건의 업무와 관련있는 각 장치의 역할에 대해 설명한다.

### 가. ECFC – EC Fast Controller

ECFC 는 RF On/Off 시 CPS 와 BPS 를 시퀀스에 따라 동작시키는 역할을 수행하며, 1usec 보다 빠른 연산 루프를 필요로 한다. **HW 는 기존 제품을 그대로 사용하고 FC 의 FPGA Logic 만 수정하여야 한다. 자이로트론을 보호하기 위하여 고속의 데이터 처리 및 fault 를 인식하는 로직을 FPGA 를 이용하여 구현한다. 기존 구현된 로직을 유지보수 또는 수정 사항을 반영하기 용이한 형태로 IP 화 하여 구현한다. 또한 Shot data 를 저장하는 경로를 FPGA 내부 ARM core 에서 DMA 로 읽어서 Network(TCP)를 통해서 IOC 에 전달 받아 저장하는 경로로 수정을 한다. 이로 인해 DMA 를 사용할 때 동적 할당 메모리 대신 선점형 메모리 구조로 연속적인 운전에 따른 메모리 부족 또는 메모리 할당 오류를 우회 하도록 구현한다. 16ch 의 고속의 ADC 에서 읽은 값을 주어진 조건의 연산을 하고 그 결과를 8ch 의 DO 를 이용하여 출력하는 형태로 동작하여야 한다. 기존 Digital 신호도 ADC 를 통해서 입력 받았는데 전용 DIO 를 구현하여 Interlock 신호를 입/출력 할수 있어야 한다. 또한 HVPS 와의 Reference 전압은 기존 DAC 를 이용하여 Analog 전압으로 전송하였는데 이에 대한 노이즈와 오차로 인한 문제를 해결하기 위해서 기존 HATRx 로 전달되는 구조에서 FC 에서 SFP 로 직접 HARx 모듈로 Data 를 전달하고 이를 HVPS 와 SPI Interface 로 연결하여 전 구간을 Digital 로 연결하는 구조로 구현한다. FC 는 PCIe Uplink card 를 통해서 IOC 에 PCIe 로 연결되도록 구현하여 IOC 에서 FC 를**

직접 제어할 수 있는 구조로 구현한다. 전체 시스템의 동기화를 위해서 FPGA Board 의 Front Panel 에 있는 CLK, TRIG 로 LTU 로부터 동기 Clock(1MHz), TRIG 신호를 받아서 동기화 한다.

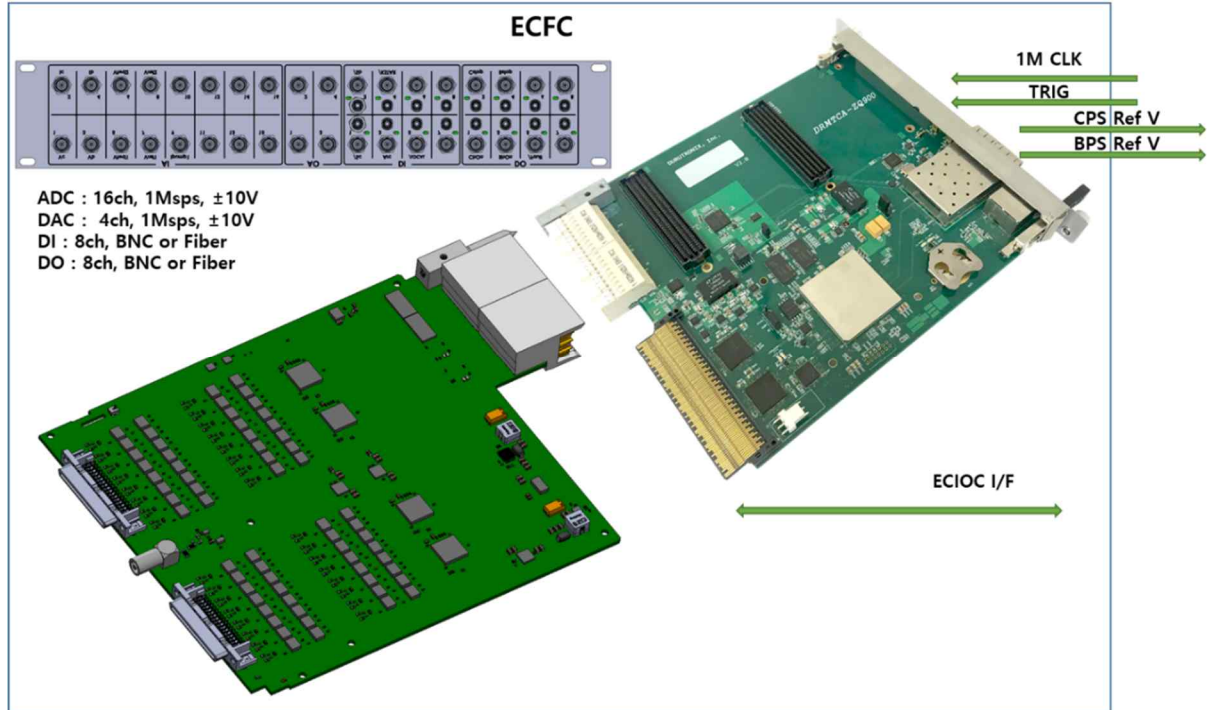


그림 2. ECFC H/W 구성

### (3) FPGA 설계

#### 가. FPGA 설계 방안

KFE 에 충족하는 Timing System 을 적용하여야 하며 향후 연구소의 다양한 요구사항들에 대한 대처가 가능하여야 한다. FPGA 를 위한 코딩 설계는 기존의 모든 동작을 만족시킬 수 있어야 하며, 유지보수 및 수정사항을 적용하기 용이한 로직으로 설계를 하여야 한다. 즉, 추후 관련분야 전문가가 쉽게 접근할수 있어야 한다. ECRT 의 구조는 아래와 같이 Logic block 을 이용하여 PCIe IP 를 이용하여 IOC 와 Interface 하도록 한다. PCIe 를 이용하여 FC 운전 Parameter 를 전달 받고 DMA 를 이용하여 DAQ 동작이 가능하여야 한다. FC 는 Analog 전압을 안정적으로 출력할 수 있도록 업데이트하고 analog 구간을 최대한 제거하여 노이즈에 대해 성능개선을 하여야 한다.

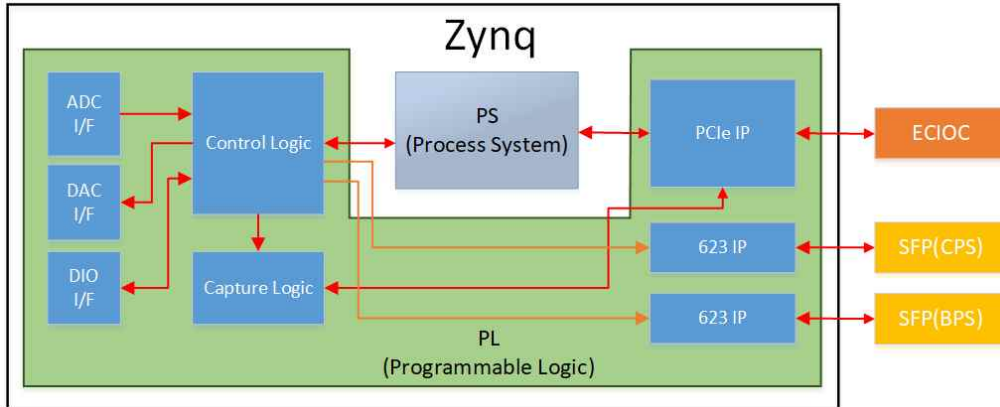


그림 3. ECFC FPGA Logic block

#### 나. ECFC 제어 내용

1MHz의 속도로 업데이트 되는 신호는 FPGA의 HW 인터페이스인 ADC, DI로부터 제공되는 신호와 ECIOC로부터 제공되는 신호이며, 출력 신호는 DAC, DO와 ECIOC로 출력되는 신호이다. ECRT는 1  $\mu$ sec보다 느린 신호로 제공 또는 공급될 것이나, FPGA 내부 Latch에 저장되어 1  $\mu$ sec 주기 연산 신호로 간주한다. 고속 연산에 필요한 파라미터와 상태 전달은 ECIOC와 통신하여 신호 속도의 제한은 없다.

- ECFC의 운전 목표: DUMMY 또는 KSTAR 명령에 따라 KSTAR fast interlock 반응 여부 결정한다.
- ECFC의 운전 모드: 전체 또는 부분 운전 명령에 따라 interlock 등 제어한다.

RF 펄스 동기화하여 CPS 및 BPS의 HV ON/OFF 명령을 한다. CPS, BPS, PCS 및 기타 장치로부터 fast fault를 수신하여 해당하는 시퀀스 수행을 하고, Fast signal의 데이터를 PCIe를 이용하여 ECIOC로 전달한다. ECIOC는 이 값을 저장을 하여야 하며 Shot 종료 후 데이터를 전달한다.

#### 다. ECFC 운전 Target

운전 목표는 DUMMY와 KSTAR로 구분하며 운전 주체와는 독립적이다. 운전 목표는 운전자가 OPI에서 설정하고, ECIOC에서 FPGA로 전달(Signal OpTarget, LO:DUMMY, HI:KSTAR)한다. ECFC로 전달시 ECFC에서 동작하는 Epics IOC의 FPGA Driver를 이용하여 전송하거나 ECIOC에서 동작하는 PCIe Driver를 이용하도록 한다. 이와 같은 세부 운전 동작 내용은 KSTAR EC 제어 담당자와 협의 후 진행하도록 한다.

## 라. RF 펄스 동기화

LTU 로부터 전달되는 LTU\_RFON 을 이용하여 CPS 의 cHVON 과 BPS 의 bHVON 을 HI 로 작동하게 하여 고전압 출력을 형성한다. LTU\_RFON 은 펄스의 시작과 끝을 KSTAR 와 동기화 하기 위하여 사용되며 LOCAL 모드에서도 동일하게 작동한다.

모듈레이션은 ECRT 로 부터 수신한 fM, dM, HM, LM 을 이용하여 cVHI, cVLO, bVHI, bVLO, tHI, tLO 로 변환하고 모듈레이션 된 cVREF 와 bVREF 를 출력하여 실현한다. (ECRT 로 부터 cVREF 와 bVREF 를 직접받지 않고 파라미터 정보는 받는 이유는 ECFC 의 처리 속도가 훨씬 빨라 동기화가 유리하고, CPS 와 BPS 의 최대 모듈레이션이 5kHz 이기 때문에 루프 속도가 ECFC 가 빠르기 때문이다.)

CPS 인가 후 BPS 가 인가되는 시간차 TbDelay 는 ECIOC 에서 파라미터 설정시 전달 한다. TbDelay 는 Start TbDelay 와 End TbDelay 가 있으며 각각의 다른 시간 값을 입력할 수 있다. 즉, CPS 는 LTU\_RFON 이 트리거 됨과 동시에 cHVON 이 HI 가 되면서 cVREF 로 동작한다. 그리고 Start TbDelay 시간 후에 bHVON 이 HI 가 되면서 bVREF 로 동작한다. CW 운전의 경우 LTU\_RFON이 falling 되는 타이밍에 bHVON이 LO 가 되고 bVREF는 종료되며, End TbDelay 시간 후에 cHVON 이 LO 가 되고 cVREF 는 종료된다.

모듈레이션의 경우도 마찬가지로 각 파형마다 CPS가 먼저 동작 후 Start TbDelay 후에 BPS가 동작하고, BPS 가 LTU\_RFON 이 falling 됨과 동시에 종료되고 End TbDelay 시간 후에 CPS 를 종료해 야 한다. 이는 BPS 가 단독으로 운전될 때 자이로트론에 무리가 갈 수 있기 때문에 항상 BPS 는 CPS 와 함께 동작되어야 하고 BPS 가 독립적으로 운전되는 상황을 방지하기 위해서이다.

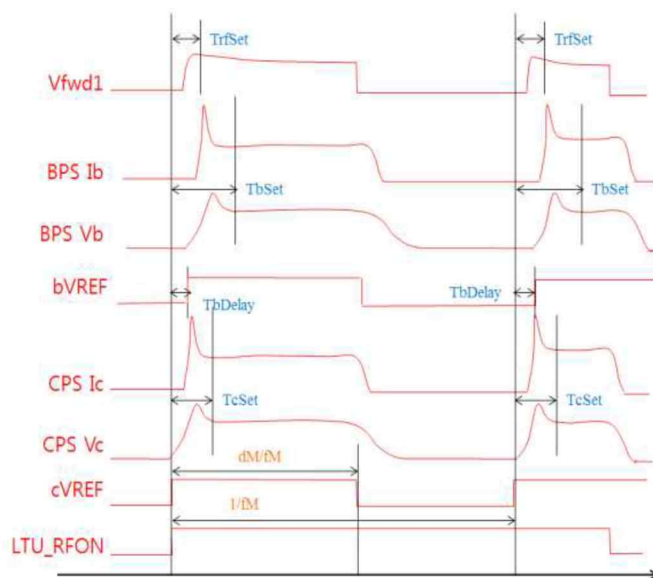


그림 4. 일반 운전 동기

#### 마. **cVREF, cIREF, bVREF, bIREF, VfwdREF 연산**

fM, dM, HM, LM 4 개의 변수는 ECRT에서 활용이 쉬운 변수, tHI, tLO, cVHI, cVLO, bVHI, bVLO로 변환하여 ECFC에 전달한다. ECRT로부터 전달된 4 개의 변수중에 dM, fM를 이용하여 tHI와 tLO로 ECFC에서 실시간으로 연산한다. 연산은  $tHI = dM/fM$ ,  $tLO = 1/fM - tHI$ 와 같다. HM, LM은 cVHI, cVLO, bVHI, bVLO로 미리 정리된 출력 %에 대한 바이어스 전압 테이블에서 변환된다. 이렇게 변환된 파라미터를 이용해 ECFC에서는 다음의 연산을 수행한다. ECFC time이 tHI 범위일 때 cVREF=cVHI, bVREF=bVHI, 그렇지 않으면 cVREF=cVLO, bVREF=bVLO이다. 즉, tHI인 동안에는 cVHI, bVHI, VfwdHI가 cVREF, bVREF, VfwdREF의 값으로 출력이 된다. tLO인 동안에는 cVLO, bVLO, VfwdLO가 cVREF, bVREF, VfwdREF의 값으로 출력이 된다. 이는 1usec의 루프동안 실시간으로 연산된다. 이와 같은 방법으로 cVREF, bVREF, VfwdREF 값은 ECRT에서 입력받은 파라미터를 ECFC 내에서 실시간 연산을 하여 구현한다. 위의 내용을 요약 및 정리하면 아래와 같다.

- cVREF, bVREF, VfwdREF = cVHI, bVHI, VfwdHI, tFC가 모듈레이션 tHI인 동안
- cVREF, bVREF, VfwdREF = cVLO, bVLO, VfwdLO, tFC가 모듈레이션 tLO인 동안
- cIREF=cVREF\*cConduct
- bIREF=bVREF\*bConduct

#### 바. **ECFC 제어 알고리즘**

운전에 필요한 값은 ADC I/F로부터 실시간(1us or 0.5us)으로 수집한다. 제어 변수는 PCIe를 통해 ECIOC에서부터 입력 받아 FC 내부의 ARM Core에서 실시간으로 fM, dM, HM, LM 값을 Update한다. Real-time 동작을 확보하기 위해서 PL단에 별도의 FIFO Memory를 만들고 CPU에서는 Buffer under run이 발생하지 않도록 데이터를 전달하고 실시간은 FPGA의 PL Logic에 의해서 정확하게 동기화 되도록 구현한다.

ECFC는 개의 파라미터(fM, dM, HM, LM)을 이용하여 적용하기 편한 6 개의 파라미터(tHI, tLO, cVHI, cVLO, bVHI, bVLO)로 계산 및 변환을 한다. 6 개의 파라미터도 1μs 주기로 계산해서 제어알고리즘에 적용된다.



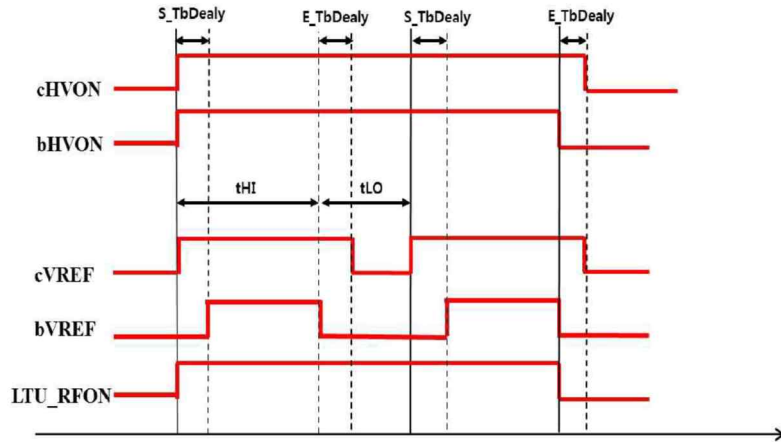


그림 5. ECFC의 timing 신호

실시간으로 업데이트 되는 6 개의 파라미터를 바탕으로 그림 5 과 같이 cVREF, bVREF 를 구현한다. cVREF, bVREF 의 파형은 S\_TbDealy 와 E\_TbDealy 를 고려하여 구현한다.

이러한 제어 동작은 LTU 의 LTU\_RFON HI 일때만 cHVON & bHVON = HI, cSTOP & bSTOP = LO 가 되고, 동시에 cVREF & bVREF 의 신호가 CPS 와 BPS 컨트롤러로 전달된다.

LTU\_RFON 이 LO 일 때 bHVON = LO, bSTOP = HI 가 되고 BPS 는 정상종료가 된다. BPS 가 종료되고 난 시점으로부터 E\_TbDealy 후에 cHVON = LO, cSTOP = HI 가 되고 CPS 는 정상종료가 된다.

## 사. Fault 분석 및 수행

운전 중 Fault 발생시 수 us 이내에 빠르게 처리할수 있어야 한다.

Fault 에 대한 종류 및 로직은 기존 개발된 EC4~5 와 동일하며 업그레이드 과정에서 필요사항이 있을경우 담당자와 충분한 협의를 통해 진행한다.

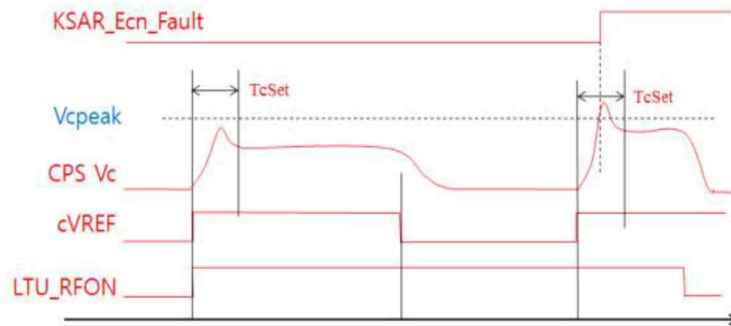
### A. OVER\_VCP

아래의 경우에 Latched fault 시그널 KSTART\_Ecn\_Fault 발생 및 firstEventRegister, faultRegister 기록하도록 구현한다.

Fault 분석 및 수행 시퀀스는 KSTAR 시스템에서 매우 중요한 부분으로 EC 제어 시스템 담당자와 협의하여 시스템에 최적화 될 수 있도록 구현한다.

- $V_c > V_{cpeak} = cVREF + cVDp$ , OVER\_VCP, faultRegister bit0
- $V_c > V_{chi} = cVREF + cVDh$  after TcSet, OVER\_VC, faultRegister bit1

OVER\_VCP



- 그림 6. OVER\_VCP 파형

B. OVER\_VC  
OVER\_VC

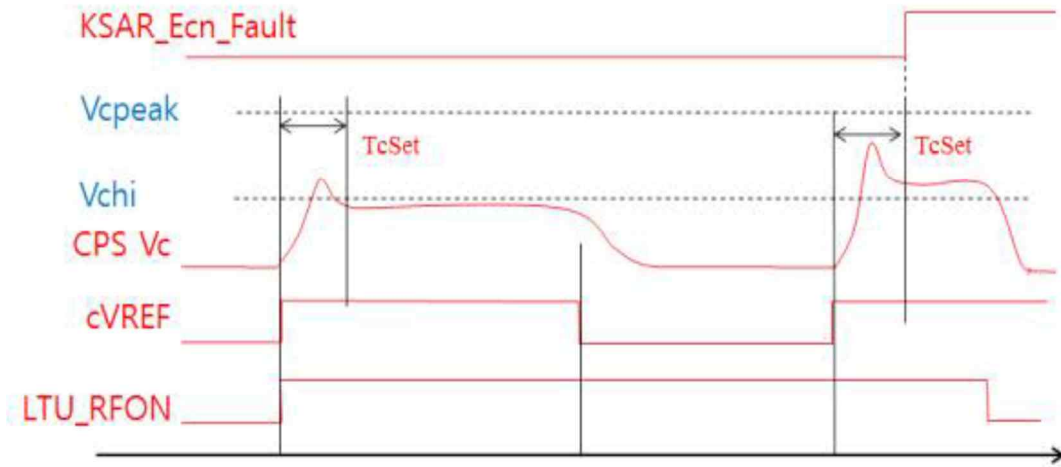


그림 7. OVER\_VC 파형

- $V_c < V_{clo} = cVREF - cVDI$  after  $T_{cSet}$ , UNDER\_VC, faultRegister bit2

### C. OVER\_VCP UNDER\_VC

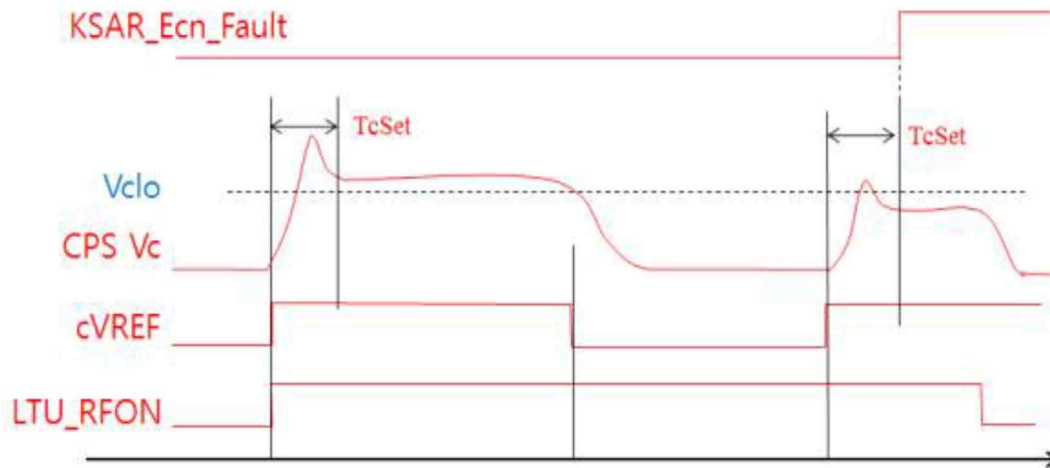


그림 8. UNDER VC 파형

- $I_c > I_{cpeak} = cIREF + cIDp$ , OVER\_ICP, faultRegister bit3 (OVER\_VCP 참조)
  - $cIDp$  는  $cConduct$  와  $Gain$  을 고려해서 ECIOC 에서 계산한 값을 FC 로 전달한다.
  - $cIREF$  는 FC 가 실시간 계산을 해서 사용한다.
  - Settling time 은 적용되지 않을 수 있다. (OVER\_VCP 조건과 동일)
- $I_c > I_{chi} = cIREF + cIDh$  after TcSet, OVER\_IC, faultRegister bit4 (OVER\_VC 참조)
  - $cIDh$  는  $cConduct$  와  $Gain$  을 고려해서 ECIOC 에서 계산한 값을 FC 로 전달한다.
  - Settling time / Keep time 에 대한 선택 옵션을 제공한다.(OVER\_VC 조건과 동일)
- $I_c < I_{clo} = cIREF - cIDI$  after TcSet, UNDER\_IC, faultRegister bit5 (UNDER\_VC 참조)
  - $cIDI$  는  $cConduct$  와  $Gain$  을 고려해서 ECIOC 에서 계산한 값을 FC 로 전달한다.
  - Settling time / Keep time 에 대한 선택 옵션을 제공한다.(UNDER\_VC 조건과 동일)
- $Sc == LO$ , CPS\_FAULT, faultRegister bit6
  - CPS 에서 Fault 로 인식한 경우로 Re-trig 기능은 제한된다.
- $V_b > V_{bpeak} = bVREF + bVDp$ , OVER\_VBP, faultRegister bit7 (OVER\_VCP 참조)
- $V_b > V_{bhi} = bVREF + bVDh$  after TbSet, OVER\_VB, faultRegister bit8 (OVER\_VC 참조)
- $V_b < V_{blo} = bVREF - bVDI$  after TbSet, UNDER\_VB, faultRegister bit9 (UNDER\_VC 참조)
- $I_b > I_{bpeak} = bIREF + bIDp$ , OVER\_IBP, faultRegister bit10 (OVER\_VCP 참조)
- $I_b > I_{bhi} = bIREF + bIDh$  after TbSet, OVER\_IB, faultRegister bit11 (OVER\_VC 참조)
- $I_b < I_{blo} = bIREF - bIDI$  after TbSet, UNDER\_IB, faultRegister bit12 (UNDER\_VC 참조)
- $Sb == LO$ , BPS\_FAULT, faultRegister bit13
  - BPS Fault 신호로 Re-trig 기능은 제한된다.
- $KSTAR\_FF == LO \ \&\& \ OpTarget == KSTAR$ , KSTAR\_FAULT, faultRegister bit14
  - 상위 제어기 Fault 신호로 Re-trig 기능은 제한된다.
- $ECfault == LO$ , LOCAL\_FAULT, faultRegister bit15

- Local Fault 신호로 Re-trig 기능은 제한된다.
- $Vfwd1 < Vfwdmin = VfwdREF - VfwdDI$  after TrfSet, NO\_RF, faultRegister bit16, High to low transition 에서는 즉각 반응 하여야 하고, low value 는 VfwdREF 에 들어 있으므로 별도의 연산 불필요하다. EC 한 시스템에는 Vfwd 는 두 개가 사용된다. 따라서 Vfwd1 과 Vfwd2 에 대해 적용 되어야 한다. 6.2.3.6 절에서 언급된 Fault 분석 및 수행은 종류와 대표적인 예를 표현한 것으로 EC 시스템에 사용되는 수량에 따라 bit 수는 추가되어야 한다 (Ex: Vfwd1, Vref1, lpump1 는 수량에 따라 bit 수 추가되도록 한다.).

#### D. NO\_RF

##### NO\_RF

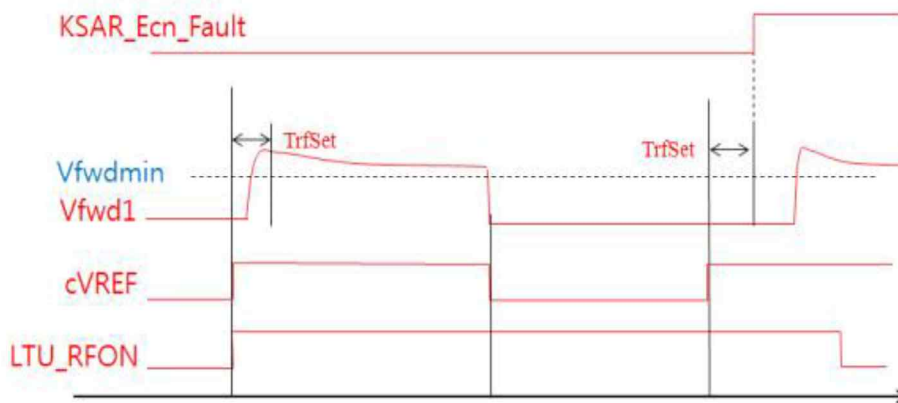


그림 9. NO RF 파형

- $Vrfl1 > Vrflmax$  , OVER\_RFL, faultRegister bit17
- $lpump1 > lpump1max$ , OVER\_IPUMP, faultRegister bit18
- $Arc == LO$ , ARC1, faultRegister bit19

firstEventRegister 의 내용은 faultRegister 와 같으나 그 값이 0 일 때 한번만 기록하고, 0 이 아닐때는 기록하지 않는다. faultRegister 가 0x0 이 아닌 경우 cSTOP, bSTOP 을 DO 를 통해 HI 로 출력하고, opTarget == KSTAR 이고 faultRegister 가 0x0 이 아닌 경우 DO 를 통해 KSTAR\_ECN\_Fault 를 HI 로 출력한다. ECIOC 로 부터 faultRest==1 을 수신하면 cSTOP, bSTOP 을 LO 로 하고 faultRegister 및 firstEventRegister 를 0x0 으로 초기화한다. Fault Report 및 분석을 위해 다양한 Case 가 존재 할 것으로 예상되며, KSTAR 표준에 따라 EC 통합 제어 시스템 담당자와 협의 하여 구성하도록 한다.

#### 아. Re-Trig 수행

**Fault 에 의해서 운전이 멈춘 경우에도 Re-trig 옵션을 통해서 일정 시간(설정값) 쉼 이후에 해당 Fault 를 자동으로 Clear 해서 다시 운전을 시도하는 기능이다. Re-trig 기능**

enable/disable 설정이 가능하도록 하며 횃수와 시간도 운전자가 설정 가능하도록 한다. Re-trig 설정 시 다시 운전이 시작될 때는 다시 운전이 시작될 때의 원래 시나리오 대로 출력이 나가야 한다. Re-trig 도 시도 횃수를 설정하고 이 횃수 이상의 같은 Fault 가 계속 발생하면 최종 적으로 운전을 멈춘다. Re-trig 항목 및 기능은 EC 통합 제어 시스템 담당자와 협의 하여 구성하도록 한다.

#### 자. ECFC 입/출력신호

고속의 입력 신호는 아래 표 1 와 같이 25 종의 신호를 입력 받는다. 입력 받는 Analog 신호의 경우 아래 표에서 Assign 에 정의한 ADC Port 에할당하여 입력 받도록 구현한다.

No	Description	Name	Source	Spec.	Assign
1	Cathode voltage	Vc	CPS	HATR-A	ADC ch1
2	Cathode current	Ic	CPS	HATR-A	ADC ch2
3	CPS fault	Sc	CPS	HATR-DH	DI ch1
4	Body voltage	Vb	BPS	HATR-A	ADC ch3
5	Body current	Ib	BPS	HATR-A	ADC ch4
6	BPS fault	Sb	BPS	HATR-DH	DI ch2
7	RF FWD Miter1	Vfwd1	AUX	S10V	ADC ch5
8	RF FWD Miter2	Vfwd2	AUX	S10V	ADC ch6
9	RF RFL Miter1	Vrfl1	AUX	S10V	ADC ch7
10	RF RFL Miter2	Vrfl2	AUX	S10V	ADC ch8
11	Vacuum current1	Ipump1	AUX	S10V	ADC ch9
12	Arc detector	Arc	AUX	DH	DI ch3
13	KSTAR Fast fault	KSTAR_FF	KSTAR CCS	DH	DI ch4
14	LOCAL fault	ECfault	AUX	DH	DI ch5
15	LOCAL slow fault	ECSfault	ECIOC	PV	Reg001
16	Cathode V Hi	cVHI	ECIOC	float	Reg002
17	Cathode V Lo	cVLO	ECIOC	float	Reg003
18	Body V Hi	bVHI	ECIOC	float	Reg004
19	Body V Lo	bVLO	ECIOC	float	Reg005
20	RF fwd Hi volt ref.	VfwdHI	ECIOC	float	Reg006
21	RF fwd Lo volt ref.	VfwdLO	ECIOC	float	Reg007
22	modulation Hi time	tHI	ECIOC	float	Reg008
23	modulation Lo time	tLO	ECIOC	float	Reg009
24	Timing	LTU_RFON	AUX	DL	Front Trig

표 1. ECFC Fast signals - Input

고속의 출력 신호는 아래 표 2 와 같이 7 종의 신호를 DO 를 이용하여 출력한다. 출력 신호는 아래 표에서 Assign 에 할당된 SFP/DO 채널을 이용하여 출력 하도록 구현한다.

No	Description	Name	Target	Spec.	Assign
1	CPS voltage On	cHVON	CPS	HATR-DL	DO ch1
2	CPS fast stop	cSTOP	CPS	HATR-DL	DO ch2
3	CPS V ref	cVREF	CPS	HATR-DL	DO ch3
4	CPS V hi	cVHi	CPS		SFP1
5	CPS V lo	cVLo	CPS		SFP1
6	BPS V ON	bHVON	BPS	HATR-DL	DO ch4
7	BPS fast stop	bSTOP	BPS	HATR-DL	DO ch5
8	BPS V ref	bVREF	BPS	HATR-A	DO ch6
4	BPS V hi	cVHi	CPS		SFP2
9	KSTAR ECn fault	KSTAR_ECn_Fault	KSTAR CCS	DH	DO ch7

표 2. ECFC Fast signals – Output

ECFC 에서 EPICS IOC 로부터 설정되는 신호는 아래 표 3 와 같이 24 종의 신호를 받아서 제어 알고리즘의 참고 값으로 사용한다.

No	Description	Name	Source	Spec.	Default
1	Operation target	OpTarget	ECIOC	Bit	DUMMY
2	Operation mode	Opmode	ECIOC	Byte	Ful Opr
3	BPS Start delay	S_TbDelay	ECIOC	float(usec)	5
4	BPS End delay	E_TbDelay	ECIOC	float(usec)	5
5	RF Blank Time	TrfSet	ECIOC	float(usec)	50
6	V reflection max	Vrflmax	ECIOC	float(V)	2
7	Fault reset	faultReset	ECIOC	bit	LO
8	Peak Vc diff	cVDp	ECIOC	float(kV)	2
9	Vc high diff	cVDh	ECIOC	float(kV)	2
10	Vc low diff	cVDl	ECIOC	float(kV)	2
11	Peak Ic diff	cIDp	ECIOC	float(A)	5
12	Ic high diff	cIDh	ECIOC	float(A)	2
13	Ic low diff	cIDl	ECIOC	float(A)	2
14	CPS settling time	TcSet	ECIOC	float(usec)	10
15	Peak Vb diff	bVDp	ECIOC	float(kV)	2
16	Vb high diff	bVDh	ECIOC	float(kV)	1
17	Vb low diff	bVDl	ECIOC	float(kV)	1
18	Peak Ib diff	bIDp	ECIOC	float(mA)	150
19	Ib high diff	bIDh	ECIOC	float(mA)	20

20	lb low diff	bIDI	ECIOC	float(mA)	20
21	BPS settling time	TbSet	ECIOC	float(usec)	10
22	fwd Voltage diff	VfwdDI	ECIOC	float(mV)	200
23	Cathode conductance	cConduct	ECIOC	float(mS)	1
24	Body conductance	bConduct	ECIOC	float(mS)	0.0017

표 3. ECFC Slow signal – Input

ECFC 에서 동작의 결과로 ECIOC 로 Update 하는 신호는 표 4 와 같이 3 종의 신호를 PV 값으로 Update 한다.

No	Description	Name	Target	Spec.
1	Operation status	OPstatus	ECIOC	byte
2	Fault status	FLTstatus	ECIOC	byte
3	First event	Fevent	ECIOC	Byte

표 4. ECFC Slow signal - Output

#### (4) S/W 설계

##### 가. ECICS S/W 구성

EC Integrated Control System(ECICS) 의 Software 는 ECIOC / ECRT / ECFC / ECDAQ 에서 각기 동작한다. 전체 시스템은 EPICS 를 통해 상태 모니터링 및 제어기능 등을 구현할수 있어야 한다.

- ECIOC – EC Epics Input-output Controller: 주 제어 블록으로 OPI 와 직접 연결되어 파라미터 설정 및 제어를 담당한다. PLC / ETOS 의 외부 장치와 연결되어 Slow Interlock 처리를 할 수 있다.
- ECFC– EC Fast Controller: RF ON/OFF 시 CPS 와 BPS 를 시퀀스에 따라 동작시키는 역할을 수행하며 FPGA 에서 고속 Capture 된 데이터를 ECRT 로 Aurora Card 를 이용하여 전송한다. ECFC 에서 동작하는 Application 은 주로 각 장비의 상태 보고 및 동작 제어를 수행 할 수 있도록 구성한다.

##### A. 시스템 운영 체제

시스템의 운영체제는 Scientific Linux 7 을 사용하고 최신 Release 버전을 사용한다.

##### B. Real Time kernel

시스템의 실시간 제어를 위해 저 지연, 예측 가능한 지연을 지닌 Real-Time Kernel 을 적용한다. Real-Time Patch 를 통해 하드웨어와 함께 최적의 성능을 낼 수 있도록 구성한다.

### C. Real Time Framework (RTF)

RT 모듈 제어를 위해 KSTART 에서 제공받은 Lib 를 이용하여 RTF Configuration file 을 구성하여 개발하도록 한다.

### D. MDS Plus

ECFC, ECDAQ 에서 받은 정보 중 필요한 정보를 ECRT/ECIOC 에서 MDSPlus 를 이용하여 서버에 저장하고, 이는 KSTAR 표준에 맞추어 KSTAR MDSPlus 서버와 연동 되도록 구현한다.

### E. EPICS IOC

KSTAR 의 개발 표준에 맞추어 개발하도록 한다. 실시간성을 저해하지 않고 비동기적으로 구동 될 수 있도록 구현한다.

### F. Hardware Device Driver

PLC Device Driver / RFM Device Driver 는 KSTAR 의 표준 라이브러리를 이용하여 실시간성이 저해되지 않도록 구현한다. ECFC 의 KMCU Device Driver 는 RT Kernel 에서 동작 가능하도록 구현한다. ECRT 의 RFM 모듈은 RTF 모듈로 구현한다.

## 나. ECIOC [EC epics Input-Output Controller] Software

ECIOC 는 EPICS 를 통하여 외부와 연결되며 아래와 같은 기능으로 구성되어있다.

- OPI 제어 – 제반 운전 파라미터 설정
- 장치 제어 – 속도가 느린 장치들을 PLC / ETOS 를 통하여 제어
- 운전 시퀀스 – 시스템 디버깅을 위한 운전과 RF 발진을 위한 운전 등, 다수의 운전 모드 로직 구현
- KSTAR 운전 – KSTAR 통합 운전을 위해 EPICS 를 통해 KSTAR 와 파라미터 송수신
- ECIOC 는 KSTAR 표준에 의거한 OPI 구성됨.

ECIOC 는 EPICS Channel Access 를 통해 KSTAR 로부터 다양한 신호를 송/수신하며, IOC 는 수신된 각 Parameter 를 이용하여 시스템을 제어하는 역할을 한다. OPI 및 EPICS IOC 안정성 그리고 PLC / ETOS 와의 정보 전달 등의 주요 역할을 수행 한다.



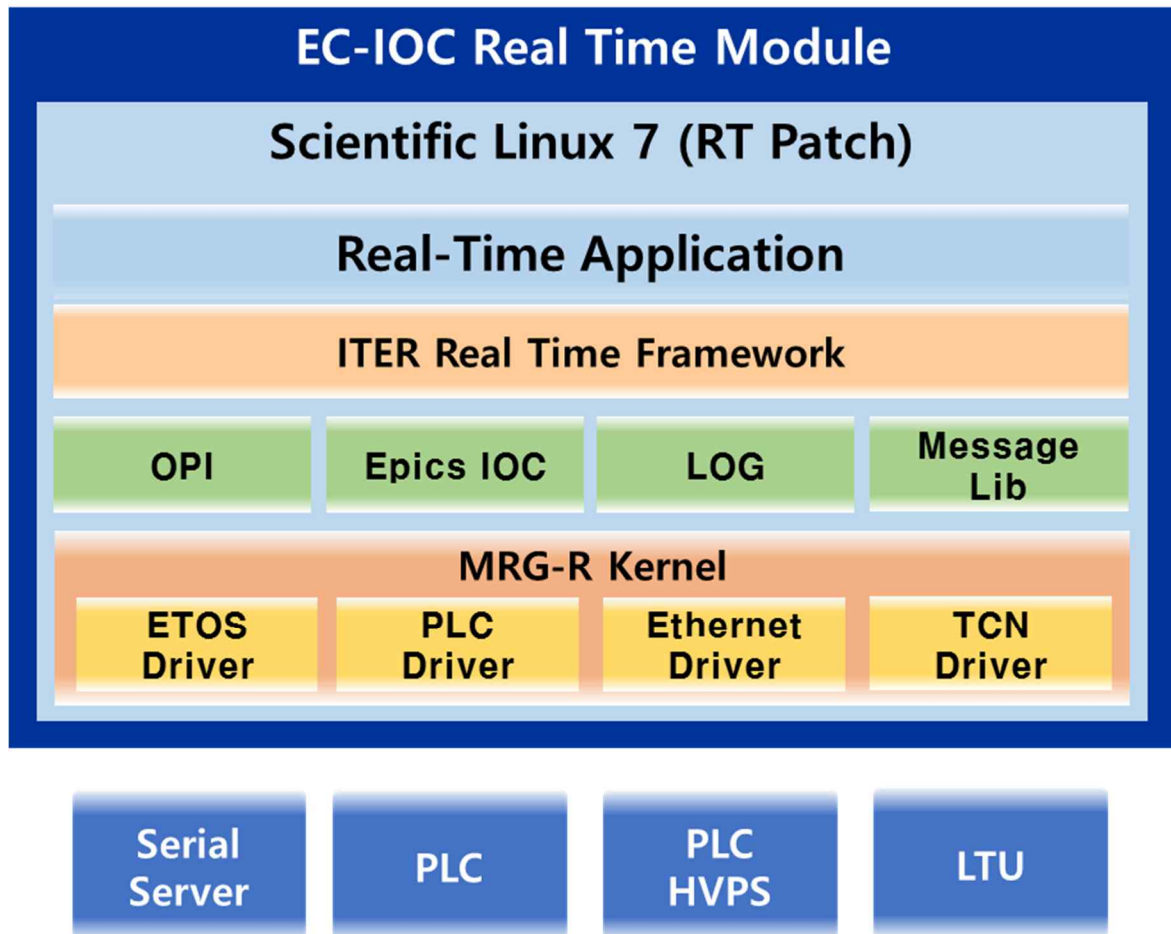


그림 10. ECIOC Software 구성도

#### A. FC DAQ

FC의 ARM core를 통해 TCP로 전송되는 Data를 받아서 Sampling rate에 맞춰 Sub-sample 해서 저장하는 기능을 구현한다. Delta T를 위한 DAQ와 별도로 구현하여 Cooling time과 별도의 상태 표시를 할 수 있도록 구현한다

#### B. ECRT 기능

ECRT의 주요 기능은 KSTAR PCS 또는 ECICS로부터 실시간으로 명령받은 ECH 출력을 구현하는 것이다. 이 기능을 IOC에서 그대로 구현하여 시스템 구성을 간소화되었다.

ECH 출력의 실시간 제어는 모듈레이션을 포함하여 출력의 ON/OFF와 출력의 레벨 제어를 포함하며, 이 때 사용되는 주요 변수는 모듈레이션 주파수  $f_M$ 과 duty cycle  $d_M$ , 모듈레이션 HI 출력의 값  $H_M$  및 모듈레이션 LO 출력의 값  $L_M$ 으로 구성된다.

실시간 제어를 위하여 ECRT 는 아래 그림과 같이 4 개의 변수(fM, dM, HM, LM)를 입력 받아 ECFC 로 전달한다. ECFC 는 출력의 ON/OFF 및 레벨 신호를 위해 6 개의 파라미터(tHI, tLO, cVHI, cVLO, bVHI, bVLO)로 계산 및 변환하여, 이를 CPS 와 BPS 의 제어에 사용 한다.

ECFC 는 ECIOC 에서 제공하는 ON/OFF 의 신호와는 별도로 LTU 로 부터 출력의 시작과 끝을 명령 받아 정밀하게 동기화된 ECH 출력을 발생할 수 있도록 한다. (LTU 는 실시간 모듈레이션 제어 기능이 없으나 ECIOC 보다 정밀한 동기화를 가능하게 한다.)

### C. 모듈레이션 연산

모듈레이션 운전과 출력의 ON/OFF 그리고 출력의 레벨 제어를 위해 fM, dM, HM, LM 을 PCS 또는 ECIOC 로 부터 수신하는데, 이 때 fM 의 단위는 Hz 이고 dM 의 단위는 %, HM 과 LM 의 단위는 최고 출력에 대해 % 단위로 구현한다.

연산을 위한 4 개의 파라미터(fM, dM, HM, LM)는 ECIOC 에서 입력받아 ECRT 로 전달 되도록 구현한다.

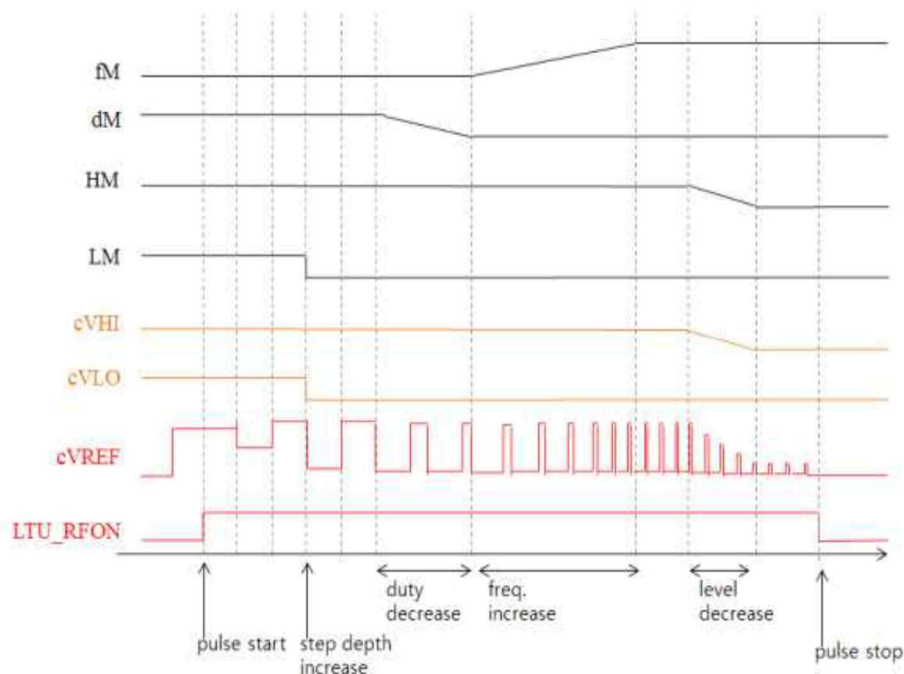


그림 11. 모듈레이션 타이밍도

ECRT waveform 으로 cVHI, cVLO 및,  $tHI = dM/fM$ ,  $tLO = 1/fM - tHI$  가 ECFC 에서 연산되고, 이를 이용하여 cVREF 를 연산하여 CPS 로 출력, BPS 도 동일하게 구현한다.

이러한 연산 및 처리 등은 KSTAR EC 통합제어에 담당자와 충분한 협의 후 구현한다.

#### D. KSTAR 연결 제어

##### - KSTAR fast interlock system (FIS) 및 운전 상황

FIS로부터 Fault 신호들을 Channel Access를 통해 받는다. FIS에 전해 주는 신호는 Digital 신호로 광 컨버터를 이용하여 직접 연결된다. ECICS의 IOC는 KSTAR 제어 시스템의 적절한 subsystem을 통하여 KSTAR의 운전 상황을 전달받고, ECH 시스템의 운전 상황을 전달하도록 구성한다. 또한 타 장치와의 연관 부분을 전달받아 ECH 시스템이 적절하게 운전될 수 있도록 하여야 하는데 이때는 KSTAR interlock 시스템을 이용한다. 이러한 운전 상황은 KSTAR의 시스템 표준에 맞게 개발하도록 한다.

##### - KSTAR CCS

CCS로부터 Shot에 관련된 정보 또는 ICS 상태 정보들을 Channel Access를 통해 받도록 한다. CCS 관련하여 KSTAR의 시스템 표준에 맞게 개발하도록 한다.

##### - KSTAR Plasma Control System (PCS)

PCS로부터 RFM을 통해 기준 파형을 받거나 상태 값을 보내준다. KSTAR PCS와는 ECRT를 통하여 실시간 운전 파라미터를 전송 받는다. 이에 대한 설명은 ECRT를 다루는 항목에서 상세히 기술한다. 한편 실시간 운전 파라미터 전송이 아닌 운전 퍼미션 등의 정보는 ECIOC를 통하여 PV로 직접 통신한다. KSTAR PCS 및 EPICS PV 관련하여 KSTAR EC 개발 담당자와 충분히 협의하여 진행하도록 한다.

##### - KSTAR Timing

KSTAR timing system과 TCN을 이용하여 ECRT, ECIOC 모듈 시간을 동기화한다. ECICS는 KSTAR와의 시간 동기화를 위하여 LTU를 운영한다. ECFC는 LTU를 통해서 트리거와 클럭을 전송받아 고주파가 발진되는 시점과 DAQ가 시작되는 시간을 동기화하고 모든 디지털 제어장치의 클럭을 동기화하도록 구성한다.

#### E. 운전 시퀀스 제어

##### - 개별 시험 운전

ECH 시스템은 정상적인 운전 이외 시스템 점검을 위하여 개별 서브 시스템 시험 운전을 시행한다. 이 때는 타 장치의 운전 여부와 상관 없이 특정 서브 시스템만 운전된다. 따라서 OPI에 표시된 서브 시스템 중 작동 명령이 활성화된 장치만 동작하고 타 장치에 연계된 interlock은 작동하지 않거나 작동하더라도 구매 받지 않도록 프로그래밍하도록 한다. 이와 연관된 서브 시스템의 분류는 KSTAR EC 개발 담당자와 충분한 협의 하에 시행한다.

#### 다. ECFC [EC Fast Controller] Software

ECFC 는 PCS 또는 ECICS로부터 지정된 ECH 출런 관련 파라미터를 ECIOC로부터 전달받아 ECFC 에서 실행하기 적합한 형태로 변환하는 역할을 수행 할 수 있도록 구현한다.

ECFC 의 제어로직은 대부분 FPGA Logic 으로 구현되고 S/W 는 FC 의 동작 상태와 DAQ 동작 등에 한해서 개입한다.

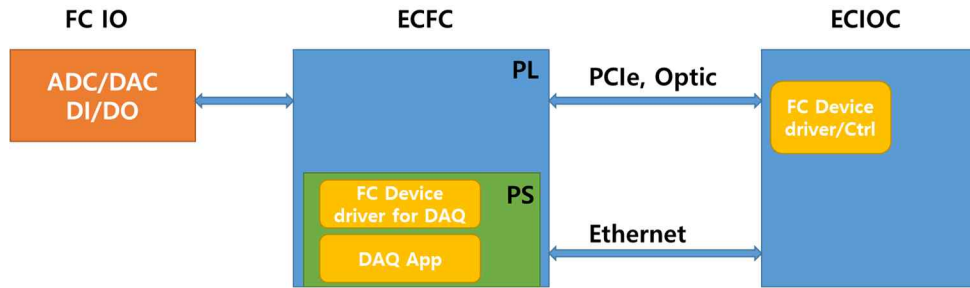


그림 12. ECFC Software 구조도

ECFC 는 FPGA 로 구성되어 1 usec 의 주기로 루프를 구성하여 데이터 처리를 수행한다. 이 때 1 usec 의 속도로 업데이트 되는 신호는 FPGA 의 HW 인터페이스인 ADC 로 부터 제공되는 신호와 ECRT 로 부터 제공되는 신호이며, 출력 신호는 DAC 와 ECRT 로 출력되는 신호이다. ECRT 는 1 usec 보다 느린 신호로 제공 또는 공급될 것이나, 실시간으로 변경될 수 있다는 점에서 1 usec 주기 연산 신호로 간주한다.

- ECRT 가 수신한 4 개의 파라미터 (fM, dM, HM, LM)를 전달받는데, 이 때 fM(Hz)이고 dM 의 단위는 (%), HM 과 LM 의 단위는 최고 출력에 대해 (%) 로 구성한다.
- (fM, dM, HM, LM)을 ECFC 에서 활용이 쉬운 변수인 (tHI, tLO, cVHI, cVLO, bVHI, bVLO)로 변환하여 cVREF 와 bVREF 를 구현한다

$$tHI = (1 - dM) / fM$$

$$tLO = dM / fM$$

- cVHI, cVLO, bVHI, bVLO 는 최대 출력%에 대한 값으로서 ECIOC 로부터 테이블 형태로 제공 하도록 구현한다.
- tHI, tLO 는 CPS 의 pulse length 에 대한 정보이다. BPS 의 pulse length 는 tHI, tLO 의 정보를 기반으로 delay 값인 Start TbDelay 와 End TbDelay 가 추가적으로 고려되어 결정된다. Start TbDelay 와 End TbDelay 는 slow signal 으로서 ECIOC 에서 제공받는다.
- ECFC 에서는 (tHI, tLO, cVHI, cVLO, bVHI, bVLO)의 값을 연산하여 cVREF, bVREF 를 구현한다.

- ECFC의 운전 목표  
DUMMY 또는 KSTAR 명령에 따라 KSTAR fast interlock 반응 여부 결정 할 수 있도록 구성한다.
- ECFC의 운전 모드  
전체 또는 부분 운전 명령에 따라 interlock 등 제어한다. RF 펄스 동기화하여 CPS 및 BPS의 HV ON/OFF 명령을 한다. CPS, BPS, PCS 및 기타 장치로부터 fast fault를 수신하여 해당하는 시퀀스 수행을 하고, Fast signal의 데이터 저장을 하여야 하며 Shot 종료후 데이터 전달을 하여야 한다.

#### A. FPGA Device Driver

ECFC에는 고속 FPGA가 동작하고 있으며 FC의 모든 입출력에 대한 DAQ를 위해서 DMA를 이용한 Device driver를 개발하고 이를 이용한 DAQ SW를 개발한다. 이는 ECIOC와 연동하여 최종적인 DAQ data는 IOC에 저장되도록 개발한다.

또한 IOC에서 FPGA의 초기화, 제어 및 Parameter 전달등을 위한 FPGA Device Driver를 개발한다. Fast Signal 처리를 위해서는 FPGA의 역할이 중요하며, 이러한 FPGA의 제어를 위해서는 Device Driver의 역할이 중요하다. PCIe Device Driver를 개발하고 기존 상용품의 Latency 문제를 해결하여 개발한다.

### 3. 제작 수행 계획

#### (1) 제작 요건

##### 가. 작업장

모든 작업은 전용작업장에서 진행토록 하며, 청결한 환경을 요하는 작업은 밀폐형 작업장에서 진행하는 것을 원칙으로 한다.

##### 나. 부품 보관 및 관리

- 모든 자재는 건물 내에 보관하며, 우천에 노출되지 않게 관리한다.

- 각 부품은 보관 규정에 따라 보관하고, 보관상태가 불량하거나, 먼지 등에 오염된 재료는 사용하지 않는다.
- 각 부품은 가공·세정 후 비닐로 봉합하고 건조제를 투입하여 온도와 습도가 잘 관리 되는 장소에 보관한다.
- 표면 처리된 부품은 작업 중 표면에 손상이 생기지 않도록 보관하며, 작업 중 작업자는 밟거나 표면에 흠이 생기지 않도록 주의한다.
- 표면에 손상이 생겼을 경우 제작사는 기준 값을 만족하도록 재 표면처리를 실시한다.
- 모든 부품은 설치 전에 패키지화하여 보관하며, 내용물 및 관련사항을 표시한다.

#### 다. 기구 가공

- 19 인치 랙 마운트 가능한 3U Type 의 범용 Sub-rack 을 Base 로 필요 부품의 설치에 필요한 가공을 의미하며 가공은 무용접으로 진행한다. 단, 부득이 용접이 필요한 경우 구매자와 협의하여 승인을 받은 후 진행한다.
- 가공 시 절삭유를 사용하는 경우에는 자재에 해가 없고 통상적인 세정에 의해 제거될 수 있는 것을 사용한다.
- 가공 시 절단 및 성형에 의해 자재에 손상이 발생하지 않도록 관리한다.

#### 라. 허용오차 및 정밀도

주요 구성물 제작 시 허용오차는 각 구성물의 조립/분해에 문제가 없도록 제어하는 것을 원칙으로 한다.

#### 4. 검사 및 성능 시험 사양

제작 장비는 24 시간/365 일 동작이 가능 하여야 하며 KSTAR 플라즈마 실험에 정밀 동기운전이 가능하여야 한다. 이를 위하여 "6.2 ECICS 상세기술사항"에 명시된 모든 기능 및 성능 검사를 수행함과 동시에 개발 시스템의 최대 성능을 측정하여 제공하여야 한다.

시험 방식은 NFRI 와 충분한 협의 후 절차서를 작성한 뒤 수행하며 시험을 위한 장비 및 환경은 계약자가 제공하도록 한다. 단, KSTAR 와의 연계 운전에 필요한 사항은 KFE 가 지원하도록 한다.

시스템의 성능 및 기능 시험은 KSTAR 가열장치 통합제어실에서 수행하며 수행 전 "검사 및 시험 계획서"를 KFE 에 제출하여 승인을 득하고 KFE 의 입회하에 실시하여야 한다.

## 5. 시험 및 검사

### (1) 적용범위

- 가. 이 문서는 기술시방서에 명시된 대로 구매품목, 제어 부품 설치, 프로그래밍의 작업 공정에 대한 구매자의 품질검사권한, 검사진행요령, 계약자의 자체 품질관리 책임 등을 규정한다.

### (2) 용어의 정의

- 가. 구매자 : 한국핵융합에너지연구원 (KFE) 또는 그의 위임자를 의미하며, 공사계약의 경우 발주자로도 정의함.
- 나. 계약자 : 구매자에게 계약에 의거 기자재 및 용역을 공급하는 자 또는 공사계약을 체결한 자로서 이 시방서에서는 공급자, 판매자 및 하도급계약자 등을 포함함.
- 다. 품질검사계획(Quality Plan 또는 Inspection & Test Plan) : 공급품목의 구분, 작업공정 설정, 적용서류의 명시, 검사자 입회점 등을 포함하는 서류로서 계약자가 작성하여 작업착수이전에 구매자의 검토를 받아야 함.
- 라. 입회점(Witness Point) : 계약자가 작업을 진행하기 이전에 구매자에게 서면으로 입회검사를 요청해야 하는 중요 제작 및 시험검사 단계로서 그 입회검사결과가 만족하다는 구매자의 확인서명 후에 다음 공정을 진행할 수 있음. 다만 계약자가 구매자에게 입회요청을 명확하게 하였고 구매자가 입회할 의사가 없음이 확인되면 계약자 판단 하에 작업을 진행할 수 있음.
- 마. 필수확인점(Hold Point) : 입회점보다 더 중시되는 제작 및 시험검사 단계로서 구매자가 입회하거나, 또는 구매자가 입회할 의사가 없음을 서류상으로 확인하기 전에는 해당 작업을 진행할 수 없음.
- 바. 출하승인서 : 구매자가 계획한 모든 입회검사결과가 만족할 경우 구매자가 계약자에게 발행하는 서류로서 제작공장에서 제품을 출하하기 위해서는 본 출하승인서를 사전에 발급받아야 함. 출하승인서는 품질증빙서류와 같이 기자재 인도시 구매자에게 제출되어야 하며 출하승인서가 없을 경우 구매자는 기자재 인도를 거부할 수 있음. 단, 구매자의 형편에 따라 출하검사를 생략할 수 있음.



- 사. 검 사 : 어떤 품목 또는 업무가 명시된 요건에 일치하는지를 확인하기 위하여 시험, 조사 또는 측정 등을 하는 행위로서 이 부록에서는 품질검사, 입회검사, 검사 등으로 표시됨.

### (3) 계약자 자체 품질검사 요건

- 가. 계약자의 품질검사조직은 계약서 요건, 계약서가 요구하는 기술기준, KFE 가 검토한 설계서류 및 품질보증계획서등의 요건에 맞는 품질검사업무를 관리할 수 있도록 해당 검사관련 지시서, 절차서 등을 작성하여 이행하여야 한다.
- 나. 품질검사 관련 업무에는 품질보증, 설계, 구매, 성능시험, 포장, 취급, 선적, 운송 등이 포함된다.
- 다. KFE 의 검사 또는 공인검사를 받기 전에 계약자의 자체 품질검사가 선행되어 필요한 후속조치가 완료되어야 한다. 계약자의 자체 품질검사가 선행되지 아니하였을 경우 KFE 는 검사진행을 거절할 수 있다. 다만, 압력시험 등 부득이한 검사공정의 경우에는 KFE 와 계약자 검사인원이 동시에 검사를 진행할 수 있다.
- 라. 계약자는 원활한 구매자의 품질검사를 위해 KFE 의 비용지불 없이 KFE 의 품질검사자가 계약자의 해당 공장출입, 자료열람 및 검사장비 사용 등 관련 업무에 협조해야 한다.

#### (4) 품질검사계획 (Quality plan) 제출 요건

- 가. (제출 및 검토) 계약자는 공급품목(하도급 품목 포함)에 대한 설치 및 시공과 검사 및 시험공정을 자세히 기술하는 품질검사 및 시험계획(ITP)을 작성, 제출하여 설치 또는 작업착수 이전까지 KFE 의 검토를 받아야 하며 KFE 는 계약자품질검사계획에 KFE 의 품질검사점(입회점,필수확인점)을 선정한다.
- 나. (기술기준의 준수) 품질검사계획은 계약요건에 의해 적용되는 모든 기술기준을 준수할 수 있도록 설치 및 시험검사 공정이 설정되어야 한다.
- 다. (작성방법) 품질검사 및 시험계획에는 최소한 다음사항이 포함되도록 해야 하며 양식 견본은 품질검사 및 시험계획서(붙임 1)를 참조할 수 있다.
- ① 계약번호 및 계약명
  - ② 기기명, 기기번호
  - ③ 품질검사계획번호 및 개정번호
  - ④ 작업, 시험, 검사공정
  - ⑤ 공정별 적용서류(절차서, 도면 등) 및 개정번호
  - ⑥ 계약자 자체 입회점 및 필수확인점
  - ⑦ KFE 의 입회점 및 필수확인점 표시란
  - ⑧ 검사결과 확인서명란
  - ⑨ 해당 공정의 품질보증기록 제출여부 등
- 라. 계약자는 KFE 가 품질검사계획에 대해 승인하지 않은 상태에서는 제작공정을 진행해서는 안된다.

## (5) KFE의 품질검사 요건

### 가. 일반요건

- 1) KFE는 계약자와의 원활한 업무수행을 위하여 담당 검사자를 임명하여 구매품목의 설치 전에 계약자와 필요한 사항을 협의할 수 있다.
- 2) 계약 체결 후 조속한 시일 내에 KFE가 설치 전 방문을 할 수 있도록 계약자는 KFE에게 연락하여야 한다.
- 3) 설치 전 방문은 KFE와 계약자간 업무편의를 위한 것으로서 설치 전 방문 시에 협의된 내용이 계약요건을 변경할 수 없으며 계약자의 책임을 면제할 수 없다.
- 4) 계약자는 KFE가 품질검사점 선정에 필요한 자료 및 정보 제출을 요구 시에는 그 해당 자료를 KFE에게 제공하여야 한다.

### 나. 설치 전 검사

- 1) 계약자는 KFE의 입회점이나 필수 확인점에 대하여 실제 작업 최소 5일전에 KFE의 담당 검사자에게 서면으로 입회요청을 해야 하며 다시 2일전에 구두로 확인해야 한다.
- 2) 입회검사요청서에는 계약번호, 계약명, 검사품명, 검사공정, 수량, 예정일자, 검사장소, 계약자 측 담당자 및 전화번호 등이 포함되어야 한다.
- 3) 설치, 시험, 검사에 적용하는 절차서, 도면 등은 계약요건에 따라 사전에 KFE 기술부서의 검토 또는 필요시 승인을 받아야 한다.
- 4) 검사과정에서 부적합사항이 발견되면 해당 작업을 중단하고 필요한 시정조치 완료 후 필요시 KFE의 재검사를 받아야 한다.
- 5) KFE는 검사결과가 만족한 경우에는 승인된 품질검사 및 시험계획에 서명하고, 불만족한 경우에는 부적합보고서 또는 시정조치요구서를 발행하여 부적합 품목에 대한 시정을 요구할 수 있다.

### 다. 출하검사

- 1) 계약자는 제품을 공장에서 출하를 하려면 아래사항에 대한 조치가 완결된 후 KFE의 출하검사를 받아야 한다.
  - ① 출하품목에 관련한 설계, 품질서류의 제출 및 KFE 승인종결
  - ② 설치, 시험, 검사 및 감사 관련 지적사항 종결(NCR, CAR 등)
  - ③ 품질증빙서류의 완비(각종 품질검사 및 기록서류 등)
  - ④ 계약자 품질보증확인서(Certificate of Conformance) 발행
    - 재료인 경우에는 적용 기술기준에 따라 재료확인서 (Certificate of Compliance)를 제출해야

한다.

- 2) 상기 사항이 완료된 후 구매자에게 출하검사를 요청하여 그 결과가 만족하면 KFE의 검사자는 출하승인서를 발급하며 불만족할 경우 출하를 보류할 권한을 갖는다.
- 3) 출하승인서의 발급이 선적지시를 의미하는 것은 아니며 계약서에 명시된 별도의 인도 일정 또는 KFE의 지시에 따라 선적을 해야 한다.
- 4) KFE의 출하승인이 제품의 품질보증을 의미하지 아니하며 KFE가 출하 승인을 한 후 발견된 어떠한 품질문제점에 대한 책임도 계약자에게 있다.
- 5) 품질증빙서류 제출에 대한 세부요건은 구매 시방서 서류제출요건에 따른다.

라. 포장, 취급, 선적 및 운송관리

- 1) 품질검사계획에 포장준비, 포장 및 선적과정이 포함된 경우에는 KFE의 입회검사를 받아야 한다.
- 2) 계약자는 KFE의 출하 승인 후에도 제품이 포장, 취급, 선적 및 운송과정에서 손상을 입지 않고 안전하게 KFE에게 인도될 수 있도록 필요한 제반 조치를 취해야 한다.
- 3) 대형 중량물과 운송중 손상이 우려되는 품목은 필요에 따라 특별한 조치를 취하여야 한다.

## 6. 제출문서

### (1) 적용범위

- 1) 이 챕터는 계약자가 KFE에게 제출해야 할 각종 서류, 도면 및 품질증빙서류 등에 대한 세부요건을 규정한다.
- 2) 계약서 본문(계약일반조건, 계약특수조건, 기술시방서 본문 등)에 규정된 요건은 이 시방서에 기술된 내용에 우선하여 계약자에게 적용한다.  
만일, 이 시방서와 계약서 본문내용이 상호 불일치하거나 불명확한 내용이 있을 경우에 계약자는 NFRI에게 통보하여 명확한 해석을 받은 후 이행하여야 한다.

### (2) 용어의 정의

#### 1) 구매자

국가핵융합연구소 또는 그의 위임자를 의미하며, 공사 계약의 경우 발주자로도 정의함.

## 2) 계약자

구매자에게 계약에 의거 기자재 및 용역을 공급하는 자 또는 공사 계약을 체결한 자로서 이 지방서에서는 공급자, 판매자, 하도급 계약자 등을 포함함.

## 3) 서류

계약 이행을 위하여 계약자가 구매자에게 제출해야 할 설계, 구매, 품질, 사업관리업무 등에 관련된 계획서, 지시서, 절차서, 규격서, 도면 등을 총칭하는 말로서 좁은 의미로 사용 시에는 도면은 제외됨.

## 4) 품질증빙서류

품질보증활동결과 생산된 각종 시험, 검사 등의 관련서류를 종합 정리한 것으로서 계약요건에 따라 구매자에게 제출됨.

## 5) 품질보증확인서(Certificate of Conformance)

공급품목 또는 역무가 해당요건(계약서 및 계약서에서 요구하는 기술기준 등)에 만족하는 정도를 확인하도록 권한이부여된 자에 의해 서명 또는 인증된 서류.

## 6) 재료확인서 (Certificate Of Compliance)

재료가 해당요건(계약서 및 계약서에서 요구하는 기술기준 등)에 만족하고 있다는 것을 입증하는 증명서.

### (3) 일반 요건

- 1) (계약자 의무) 계약자는 이 지방서에서 정하는 대로 계약 이행을 위한 각종 서류 및 도면을 KFE에게 제출하여야 한다.
- 2) (서류품질) 계약자가 제출하는 서류 및 도면은 정상적인 육안으로 판독이 가능할 수 있도록 작성 또는 복사상태가 양호해야 하며 재 복사 또는 전자매체 제작등이 가능한 상태의 품질이 유지되어야 한다.
- 3) (KFE의 검토) 계약자가 제출하는 서류 및 도면은 계약요건에 따라 업무에 적용하기 전에 NFRI의 검토를 받아야 한다.
- 4) (서류식별) 계약자가 제출하는 서류에는 서류명칭, 서류번호, 개정번호, 작성일자 등이 명확하게 기재되어야 하며 서류의 각 면마다 서류번호, 개정번호, 페이지가 표시되어야 한다.
- 5) (서류번호) 계약서요건에 KFE가 제시한 서류분류번호 부여방법이 있을 경우 계약자는 이를 준수해야 한다.
- 6) (서류승인) 계약자가 제출하는 모든 서류에는 작성, 검토, 승인권자의 소속, 직책, 성명, 서명, 일자 등이 포함되어야 한다.

#### (4) 서류 및 도면의 제출

- 1) 계약자는 시스템 구축 사양서 접수 후 아래에 명기된 사항이 포함된 추진방안 및 추진 일정을 제출하여야 한다.
  - 시스템 설계, 구축 및 품질관리 방안
  - 추진 인력 편성표(인원, 경력 등)
  - 시스템 구축 공정표
  - 기타 관련 자료
- 2) 설치 전 아래 명기한 자료를 제출해야 한다.
  - 검사 및 시험 절차서
  - 검사 및 시험 계획서(ITP)
  - 설치 절차서
  - 시스템 설계서(SDD)
- 3) 시스템 구축 기간 중 아래 명기한 자료를 제출해야 한다.
  - 공정에 대한 검사 및 시험 성적서
  - 주요공정의 진행상황 사진
  - 각 공정별 구축방법 및 품질관리 기록서
  - 부적합 보고서
- 4) 매주 주간 진척사항 및 업무진행 상황을 문서로 작성하여 제출한다.
- 5) 완료 시 아래 명기한 자료를 각 5부씩 제출해야 한다.
  - 하드웨어 도면
  - 검사 및 시험 절차서
  - 검사 및 시험 성적서
  - 설치 절차서
  - 주요공정의 진행상황 자료
  - 각 공정별 구축방법 및 품질관리 기록서
  - 부적합 보고서
- 6) 자료 제출 일정
  - 제작 추진방안 및 추진일정 자료: 계약 후 10일 이내
  - 제작 전 제출자료: 계약 후 1개월 이내
  - 제작 중 제출자료: 협의 후 결정
  - 완료 시 제출자료: 설치완료 검사 후 제출

- 7) (자체검토, 승인) 계약자가 KFE에게 제출하는 모든 서류 및 도면은 계약서 및 계약서에  
서 요구하는 기술기준과 품질보증계획서에 따라 작성, 검토, 승인되어야 한다. 계약자가  
자체승인하지 아니한 서류가 KFE에게 제출되어서는 안된다.
- 8) (용지사용) 서류에는 일반적으로 A4용지를 사용하며 도면에는 크기에 따라 A0, A1, A2,  
A3 등의 용지를 사용한다.
- 9) (전자매체의 사용) KFE의 요청에 따라 전자매체를 이용한 서류를 제출하는 경우 이 전  
자매체는 관리기준이 수립, 운영된 것이어야 하며 검색가능(Retrieval), 복사가능  
(Copiable), 재생가능(Reproducible), 이중보관(Duplicable) 등의 품질요건이 충족되어야 한  
다.
- 10) (제출) 계약자는 서류 송부 전(붙임 3)을 사용하여 서류 및 도면을 KFE에게 제출하여야  
한다.
- 11) (재고기록) 계약자는 KFE가 제공한 품목의 물량에 대한 재고기록을 유지하고 KFE의 요  
청 시 재고기록보고서를 KFE에게 서면으로 제출하여야 한다.

#### (5) 기록매체 제작 및 검사 요건

- 1) 기록매체(USB 등)에 수록할 모든 자료(도면 및 문서)는 전자파일 그대로 수록하는 것을  
원칙으로 한다.
- 2) USB에 수록할 모든 자료(도면 및 문서)의 Image File Format은 CCITT Group4 TIFF 압축  
방식 또는 PDF(Portable Document Format)를 사용한다.
- 3) Image File은 화면 검색 및 출력 시 판독이 가능한 해상도(200DPI 이상)를 유지하도록  
Scanning되어야 한다.
- 4) 도면 및 문서의 Image File 변환 시 Scanning 축척은 1:1로 하여야 한다.
- 5) 도면인 경우는 Multipage TIFF (1개의 이미지파일 내에 다수개의 페이지를 모두포함시  
킬 수 있는 파일포맷)를 사용할 수 없으며, 문서인 경우에 한하여 Multipage TIFF를 사  
용한다.
- 6) USB에 수록할 경우 자료의 목록과 원문 이미지 데이터가 연계될 수 있도록 수록 폴더  
명, 파일명(File Name) 등을 동일하게 부여하여 수록토록 하여야 한다.
- 7) 전자매체에 수록하여 보관되는 모든 기록물은 사업주 전산시스템에 등록 가능한형태의  
자료이어야 한다.
- 8) (기록검사) 계약자가 제출한 전자매체에 수록된 기록물은 KFE의 내부기준(수량검사 및  
파일 수록상태 검사, 화질 검사, 검색 연동성 검사 및 외관 검사, 표준색인  
목록 검사 등)에 따라 별도의 인수검사를 하여 전자매체 및 수록된 기록물의 품질

이 불량하다고 판정 시에는 인수를 거절할 수 있다.

## (6) 품질증빙서류

- 1) (제출요건) 계약자는 모든 작업이 완료되고 품질보증계획서의 요건에 따라 제품을 공급함을 보증하는 품질증빙서류를 KFE에게 제출하여야 한다.
- 2) (품질증빙서류의 종류) 일반적으로 품질증빙서류는 다음과 같다.
  - ① 자재/부품 목록[재료시험성적서 또는 재료확인서(Certificate Of Compliance) 포함]
  - ② 설치 중 발생된 각종 시험, 검사보고서
  - ③ 특수 작업 기록
  - ④ 부적합보고서(NCR), 시정조치요구서, 공급자 불일치사항 처리요청서(SDDR)종결분
  - ⑤ 최종 도면(Final Fabrication Drawing)
  - ⑥ 일반규격품 적합성 인증서(Certification of Conformance for CGI Dedication)
  - ⑦ 기타 품질검사계획에 의거 요구되는 서류 (공정별 절차서)
- 3) (편철) 품질증빙서류는 편철, 색인, 페이지 부여 등에 있어 찾아보기에 불편함이 없어야 하며 계약자의 책임자가 그 앞 페이지에 최종검토, 확인서명을 해야 한다.
- 4) (식별) 품질증빙서류의 바인더 앞표지에는 품목 WBS, 계약번호, 계약명, 기기명, 계약자 등의 필요한 식별표시가 되어야 한다.
- 5) (제출 서류의 소유권) 계약자가 KFE에게 제출한 서류 및 도면은 KFE의 소유이며 계약자는 제출한 서류 또는 도면의 반환을 요구할 수 없다.

## 7. 품질요건

- 1) 계약자는 설계, 자재, 설치, 시험 및 검사, 포장, 운송 등 계약상 모든 업무에 대하여 이 기술시방서의 요건에 따라 설치 절차서를 작성하여 승인을 득한 후 이행하여야 한다.
- 2) 계약자의 업무 중 하도급 되는 부분이 있는 경우 하도급자에게도 동일한 본 기술시방서의 요건을 적용하여야 하며, 그 품질에 대하여 계약자가 책임을 진다.
- 3) 계약자는 ECICS용 고속 데이터 획득 장치의 설치 업무가 이 기술시방서의 제반 요건에 따라 완성되었음을 확인하는 품질보증 확인서를 제출하여야 한다.
- 4) 계약자는 KFE가 제한 없이 공급자 또는 그 하도급자의 설계 및 설치 시설을 출입하여 검사, 감사 및 감독하며 모든 관련된 문서를 검토 및 열람할 수 있도록 조치하여야 한다.



## 8. 기타

- 1) ECICS용 고속 데이터 획득 장치의 계약 완료 후 하자보증 기간은 기본적으로 1년으로 한다.  
보증기간 경과 후에도 설치 결함으로 인한 경우에는 필요한 협조(기술자문)를 제공해야 한다.
- 2) 업무 수행 중 업무의 내용이나 설계 및 도면, 그리고 사양(specification) 등의 변경이 필요할 경우 이에 대한 사유가 기재된 사유서를 KFE에 제출하여야 하며 이러한 내용의 승인 여부에 대해 KFE는 10일 이내에 계약자에게 통보하여야 한다. 그리고 KFE가 위와 같은 업무내용을 변경하고자 할 경우에도 반드시 그 사유가 기재된 요청 사유서를 계약자에게 제출하여야 하며 계약자는 10일 이내에 KFE의 요청 내용에 대한 수용여부를 문서로 회신하여야 한다. KFE와 계약자 간 합의 없이는 어떠한 도면, 사양의 변경은 불가하다.
- 3) 계약자는 본 사업의 수행과정에서 계약자가 설계 시 사용하거나 제공한 특허 또는 상품권으로 인하여 발생할 수 있는 어떠한 종류의 책임으로부터 KFE는 완전히 면책되도록 하여야 한다. 단, KFE가 작성한 사양서 및 도면과 관련되는 사항은 제외된다.
- 4) 본 계약에 의거 계약자가 공급한 기지재 (Know-How 포함)가 KFE를 상대로 특허권 분쟁이 야기되었을 때, 이에 대한 모든 비용 및 손해는 계약자가 부담한다.
- 5) 계약자(하도급자 포함)는 본 사업의 수행과정에서 반출된 도면 및 기술자료, 습득한 제반 지식을 KFE의 사전 승인 없이 국내외 타 프로젝트에 임의로 사용하거나 반출할 수 없으며, 이로 인해 야기된 제반 문제에 대해서는 계약자가 모든 책임을 진다.
- 6) 본 사양서에서 언급하고 있는 통합제어 시스템의 개발 및 설치에 관련된 모든 Know-how는 KFE의 소유로 한다.